

多くのエンジニアが直面してきた問題点を一挙公開

HDMIハードウェア設計の 勘どころ

—特命A, 小林恵治, 井上竜也

テレビやDVDレコーダなどのHDMI搭載機器は多様化しており、それに対応して部品も進化している。設計者にはある程度の応用力が求められている。ここではHDMI搭載機器を設計する際に、多くのエンジニアが直面する問題点とその解決策を、事例を使って解説する。

(筆者)

設計事例1：ソース機器においてLSIのHDMI出力ポートからコネクタまでの配線を短くできない 特命A

HDMIソース機器の物理層設計において最も悩ましいのが、コネクタの近くにLSIをレイアウトできない場合のアートワーク(パターン)設計です。

HDMI仕様ではソース機器の出力コネクタ部分のTP1で仕様が規定されています(第2章参照)。設計者はLSIの仕様に加えて、基板やコネクタ、部品の負荷などを考慮したアートワーク設計を行い、出力信号の品質を仕様に合わせていかなければなりません。

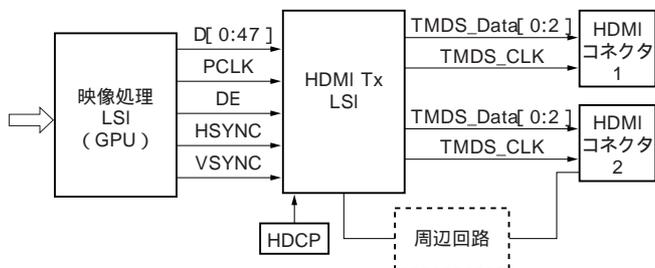


図1 ソース機器のHDMI出力回路の例

チップ寸法と周辺部品のスペース確保のため、TMDSラインを最短で配線できない。

品質やコンプライアンス・テストを意識すると、仕様ギリギリではなく、少しでもマージンを確保したいというのが設計者の心理でしょう。そのためには、LSIを極力コネクタに近づけてレイアウトし、TMDSラインを最短で配線する方法が最も簡単です。しかし、以下のような制約があり、実現できない場合があります。

(1) EMI設計に影響が出る

TMDSラインを最短配線すると、Txの入力信号すなわちGPU(Graphics Processing Unit) TMDS Tx間の3.3Vパラレル・バスが長くなることがあります。その場合、EMI(Electro-magnetic Interference)設計に影響が出る可能性が高まります。

(2) トランスミッタICをコネクタ近くに置けない

最近では、2ポート出力などパッケージ寸法が大きいトランスミッタLSIやTMDS Txがフロントエンドに組み込まれているGPUがあります。これらはコネクタから離れた場所にレイアウトする必要がある場合があり、TMDSラインを最短にできない場合が多々あります(図1)。

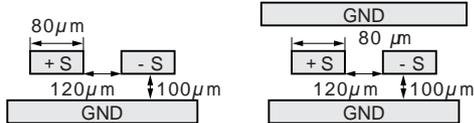
このようなケースに備えて、設計事例1では、配線負荷を最適化するための配線ルールについて考えてみます。

ここでは米国Ansoft社の回路シミュレータ「NEXXIM」と電磁界解析ツール「HFSS」、LCR抽出やSPICE/IBISモデルを生成できる「Q3D Extractor」を用いてシミュレーション・ベースで実験検証を行います注1。

注1：これらのツールを用いると、HDMIコンプライアンス・テストを想定した解析が行える。興味のある方はアンソフト・ジャパンのWebページ(<http://www.ansoft.co.jp/>)を参照されたい。

Keyword

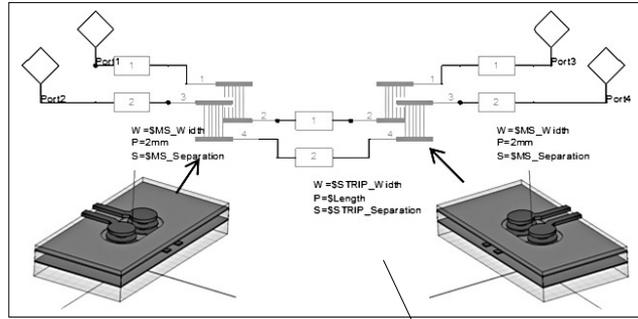
特性インピーダンス, TDR 解析, HFSS, NEXXIM, Q3D Extractor, EMI, TMDS, DDC, I²C, HDMI バッファ, コモン・モード・ノイズ・フィルタ, ツェナ・ダイオード, バリスタ, ESD サプレッサ



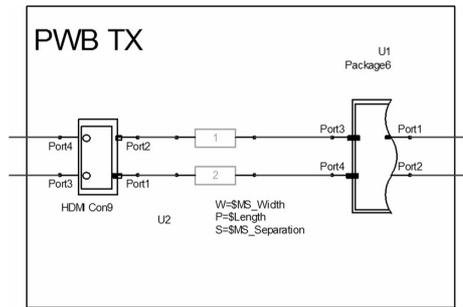
(a) マイクロストリップ・ライン (b) ストリップ・ライン

図2 インピーダンス整合を考慮しない配線ルールの例

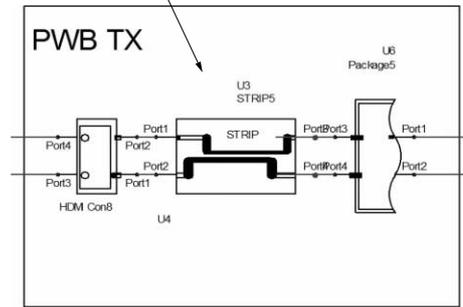
(a)はライン上にビアなし、(b)はライン上にビアが2カ所あるモデルで解析を行う。



(a) 伝送線路全体のモデル



(b) マイクロストリップ・ライン



(c) ストリップ・ライン

図3 シミュレーション・スキーム

(a)は(c)のストリップ・ラインを解析する伝送線路全体のモデルを表す。

● HDMI にインピーダンスの規定がないとはいえない

今回はケース・スタディとして、オーソドックスなマイクロストリップ・ラインと、EMIを意識したストリップ・ラインの2種類を考えてみました。条件をなるべく均等にするために、今回は両者ともFR-4の6層基板で総基板厚1.6mmをベースにします。銅は厚は18µm、PP(プリプレグ)厚は100µm、配線長は100mmとします。パターン幅やピッチについては、ひとまずインピーダンス整合は考えません。図2に示す標準的な200µmピッチ(パターン幅80µm+線間120µm)で解析してみます。

図3のようなモデルを作成し、マイクロストリップ・ライン[図3(b)]とストリップ・ライン[図3(c)]の特性インピーダンスについてTDR(Time Domain Reflectometry)解析を行いました。結果を図4に示します。

マイクロストリップ・ラインに比べてストリップ・ラインの特性インピーダンスはかなり低めに出ています。また、パターンの物理長は両者とも100mmですが、電気長に差が生じています。

これは、信号線が片側しかプリプレグに接していないマイクロストリップ・ラインよりも、プリプレグに完全に囲まれているストリップ・ラインの方が、プリプレグの比誘電率の影響を強く受けるからです。比誘電率が大きくなる

と遅延が大きくなります。

内層ストリップ・ラインの差動信号線で90°曲げを多用すると、物理長の差はそれほどないようでも電気長に差が生じることがあります。差動信号間にスキューが発生する可能性もあります。

ストリップ・ラインは配線上2カ所にビアが必要になります。HDMIのようにビット・レートが高いと、ビアの影響を無視できなくなってきます。しかし、図4では意外にも貫通ビアの影響がほとんど見えませんでした。これはビアの位置をHDMI Txの直後とHDMIコネクタの直前にレイアウトしたためです。部品の端子やコネクタでは、インピーダンスが元々整合していないので、影響がかけてしまいます。

HDMIソースにはインピーダンスの規定はありません。また、TMDS Txは出力インピーダンスが高いため、出力端子直後の特性インピーダンスによる不連続性の影響は埋もれてしまう可能性があります。しかし、その不連続性と配線の長さによってはオーバーシュートやアンダシュートとして影響することがあります。特性インピーダンスを100に整合させた配線ルールも図5に準備しておきます。

図6はインピーダンス設計後のTDR解析結果です。基板設計通り特性インピーダンスは両者ともほぼ同じ100